

# TEMA

# 9



## *Lógica de circuitos. Circuitos combinacionales y secuenciales.*

• Circuito combinacional	1.1
• Circuito secuencial	1.2
• Circuito combinacional sincrónico	1.3
• Circuito combinacional asíncrono	1.4
• Circuito secuencial sincrónico	1.5

elaborado por  
EL EQUIPO DE PROFESORES  
DEL CENTRO DOCUMENTACIÓN



**TEMA 9****GUIÓN - ÍNDICE****1. CIRCUITOS COMBINACIONALES**

- 1.1. Análisis lógico de los circuitos combinacionales
- 1.2. Análisis físico de circuitos combinacionales
- 1.3. Tipología de circuitos combinacionales

**2. CIRCUITOS SECUENCIALES**

- 2.1. Síntesis de sistemas secuenciales
- 2.2. Tipología de circuitos secuenciales

**BIBLIOGRAFÍA**

LLORIS, A., PRIETO, A. **Diseño lógico.** Ed. McGraw-Hill.

D. GAJSKI, Daniel **Principios de diseño digital.** Ed. Prentice-Hall.

MORRIS MANO, M. y **Fundamentos de diseño lógico y computadoras.** Ed. Prentice-Hall.

R. KIME, Charles

TAUB, H. **Circuitos digitales y Microprocesadores.** Ed. MacGraw-Hill.

HAYES, J.P. **Introducción al diseño lógico digital.** Ed. Addison-Wesley.

**1. CIRCUITOS COMBINACIONALES**

El comportamiento de los circuitos combinacionales sólo depende de las señales de entrada en un instante determinado, y no de la secuencia de entradas, es decir, de la historia del circuito.

Este hecho no quiere decir que el comportamiento temporal no sea importante, de hecho una de las principales características de los circuitos que se tienen en cuenta es la velocidad de operación o el retraso de propagación. En función de este retraso, podemos encontrar dos zonas temporales de operación bien diferenciadas: estado estacionario y estado transitorio.

Una posible definición de estos estados sería la siguiente:

*El estado transitorio es aquel espacio temporal que va desde el cambio de las entradas hasta que la salida se estabilice.*

En este estado, tanto las señales internas como las de salida pueden sufrir cambios (no necesariamente uno solo, sino que pueden ser varios), aunque las señales de entrada no cambien.

Estos posibles cambios son los necesarios para que el circuito busque su estabilización.

*El estado estacionario es aquel espacio temporal que va desde la estabilización del circuito lógico hasta que las entradas vuelvan a cambiar.*

En este estado, ninguna de las señales del circuito puede sufrir ningún cambio, a no ser que sean las señales de entrada. Es decir, en el estado transitorio se producen todos los cambios necesarios en las señales de salida (e internas) hasta conseguir la estabilización del circuito. En cambio, en el estado estacionario, las señales de salida (e internas) están estables a su valor correcto.

Por lo tanto, *el comportamiento lógico hay que observarlo en el estado estacionario*, en el cual no se producirá ningún cambio adicional debido al cambio actual de las señales de entrada.

Analizar un circuito combinacional es determinar su comportamiento en las salidas para todas las combinaciones de las entradas.

Para ello se tiene en cuenta:

- Las características lógicas del circuito → **Función de conmutación.**
- Las características físicas de los elementos integrantes → **Azares.**

Por esta razón se divide el análisis en dos fases:

- i. **Análisis Lógico:** los elementos integrantes del circuito son considerados como dispositivos ideales, teniendo en cuenta sólo su comportamiento lógico.
- ii. **Análisis Físico:** los elementos integrantes del circuito (puertas...) serán considerados como dispositivos **reales**, teniendo en cuenta además de su comportamiento lógico otras peculiaridades derivadas de su implementación física (retardos, cargabilidad de entrada y de salida...).

### 1.1. ANÁLISIS LÓGICO DE LOS CIRCUITOS COMBINACIONALES

Inicialmente **se parte del circuito combinacional** expresado en forma gráfica, es decir su esquema. El objetivo consistirá en obtener las salidas del circuito expresadas en función de las entradas del mismo, es decir **extraer la función** de conmutación del circuito.

Para ello se ejecutan sucesivamente los siguientes pasos, viendo paralelamente el análisis lógico del mismo.

**Paso 1º.** Identificar, asignando nombres de variable:

- Entradas y salidas.

- **Salidas intermedias:** Es decir, las salidas de cada una de las puertas que componen el circuito y que no son directamente las salidas finales del mismo.

**Paso 2º.** Identificar la jerarquía de niveles de puertas, observando las siguientes reglas:

- Nivel 1º → Puertas cuyas entradas sean sólo entradas del circuito.
- Nivel n → Puertas que al menos tengan una entrada conectada al nivel anterior (n-1) y las restantes a este mismo nivel u otros inferiores (n-2, n-3...).

**Paso 3º**

- Para todos los niveles encontrados desde el primero hasta el último, **especificar las salidas de cada nivel en función de las entradas** del mismo.
- **Se construirán la función(es) de salida**, utilizando las variables intermedias de los distintos niveles y sustituyéndolas por sus valores.

Las señales que se producirán serán de tres tipos:

- Datos: unas entradas que proporcionan unos datos de salida.
- Control: estas señales permitirán o no que funcione el bloque combinacional.
- Encadenamiento: permiten crear bloques más grandes a partir de otros más pequeños y así obtener más entradas.

## 1.2. ANÁLISIS FÍSICO DE CIRCUITOS COMBINACIONALES

Mediante el análisis lógico visto anteriormente, se obtuvo a partir del esquema del circuito su función de conmutación; pero en este proceso hemos atendido únicamente al comportamiento lógico de las puertas que construyen el circuito, tratándolas como dispositivos ideales.

Por ello no se han tenido en cuenta, dos aspectos muy importantes:

- **Las limitaciones de las puertas con respecto al nº de entradas y salidas (FAN-IN y FAN-OUT)**
  - **FAN-IN:** Es el nº máximo de puertas del mismo tipo que la considerada que pueden conectarse a la entrada de ésta, de forma que el circuito funcione correctamente. Si acoplamos demasiadas puertas en el mismo nodo, se acumulará mucha intensidad y el circuito entrará en ruptura.
  - **FAN-OUT:** Es el nº máximo de puertas del mismo tipo que la considerada que pueden conectarse a la salida de ésta, de forma que el circuito funcione correctamente. En este caso, la in-

tensidad que llegará al nodo debe dividirse en cada una de las ramas, por lo que si unimos muchas puertas no habrá suficiente intensidad para hacer funcionar al dispositivo.

• **Los retrasos que experimentan las salidas de las puertas frente a los estímulos en sus entradas**

Los retrasos son debidos a que las transiciones entre los niveles lógicos, están sujetas a las transiciones de tensiones de los dispositivos físicos con los que se construyen las puertas.

Por todo ello, se hace indispensable un nuevo tipo de análisis, que comenzando en el análisis lógico termine en la consideración de las limitaciones físicas del circuito.

Se obviarán los parámetros de FAN-IN y FAN-OUT de las puertas, por considerar que son suficientemente amplios para los circuitos que nos ocupan; y se centrarán especialmente en dos cuestiones para completar el análisis lógico con las características físicas del circuito:

• **Retraso máximo de la salida del circuito con respecto a la entrada:** Se obtiene como la suma de todos los retrasos de las puertas que intervienen por el camino más largo desde la entrada a la salida, es decir el caso más desfavorable.

• **El fenómeno de los azares o riesgos:** Un azar es un fenómeno que aparece a la salida de los circuitos combinacionales debido principalmente a dos causas, las cuales definen los siguientes tipos de azares:

– **Azar intrínseco:** Cuando es debido a la distinta longitud de los caminos desde las entradas hasta las salidas.

– **Azar extrínseco:** Cuando es debido a los retrasos propios de cada una de las puertas que integran el circuito (normalmente puertas distintas introducen retrasos distintos).

La necesidad del estudio de los azares, es debida a que producen pulsos espureos indeseados en las salidas. Se encuentran dos tipos de azares bien diferenciados, según su influencia en la salida del circuito:

• **Azar estático:** Es el pulso espurio producido en la salida del circuito, cuando para la actual combinación de valores de las entradas no corresponden cambios a la salida. La cronografía típica del azar estático se muestra en la siguiente figura:

– **Condición necesaria:**

- Que la función de conmutación venga expresada en la siguiente forma:  $A + \bar{A}$ .
- Y todas sus variantes a través del álgebra de Boole, por ejemplo:  $(\bar{A} + A), (A \cdot \bar{A}), (\bar{A} \cdot A)$ .

– **Condición necesaria y suficiente:** “Que se cumpla la condición necesaria” y “Que existan caminos de distinta longitud desde las entradas a la salida o que existan diferentes tiempos de retrasos en los caminos”.

– **Análisis del azar estático:** El azar estático es debido a la eliminación de los términos consenso en la función de conmutación que representa al circuito, por lo que para eliminar dicho azar, podremos emplear una de las siguientes técnicas:

- Introducir el término consenso (**teniendo en cuenta la condición necesaria**).
- Modificar las distintas longitudes de los caminos (**condición suficiente**).

– **Observación:** Las transiciones son localizadas.

• **Azar dinámico:** Es el pulso espurio producido a la salida del circuito, cuando para la actual combinación de los valores de las entradas, sí procede cambio en la salida. La cronografía típica del azar dinámico se muestra a continuación:

– **Condición necesaria:**

- Que la función de conmutación venga expresada en la siguiente forma:  
 $(A + \bar{A}) \cdot A$ .
- Y todas sus variantes a través del álgebra de Boole, por ejemplo:  $A + (A \cdot \bar{A})$ .

– **Condición necesaria y suficiente:** “Que se cumpla la condición necesaria” y “Que existan caminos de distinta longitud de la entrada a la salida o que existan diferentes tiempos de retraso en los caminos”.

– **Análisis del azar dinámico:** La producción de un azar dinámico es debida intrínsecamente a la producción de un azar estático, previamente a un cambio en la salida. Por esta razón, se puede afirmar que el azar dinámico se produce como consecuencia de un cambio en la salida, en circuitos donde se han eliminado los términos consenso; existiendo además distintos caminos desde las entradas a las salidas.

En resumidas cuentas, la eliminación de un azar dinámico consiste simplemente en eliminar el azar estático al que está ligado.

### 1.3. TIPOLOGÍA DE CIRCUITOS COMBINACIONALES

Los circuitos combinacionales pueden ser:

- Sistemas unifuncionales: tienen una sola función de salida.
- Sistemas multifuncionales: tienen varias funciones de salida.

Una función puede ser:

- **Completa.** Su valor está determinado para todas las posibles combinaciones de las variables de entrada.
- **Incompleta.** Existen algunas combinaciones de entrada para las cuales el valor de la función es indeterminado.

Causas:

- Existencia de combinaciones de las variables que nunca se presentan.
- Existencia de combinaciones de las variables para las que el valor que tome la función sea indiferente.

Función lógica (Álgebra de Boole):

- Expresión de variables booleanas o binarias unidas por las operaciones lógicas suma, producto y complementación. Ejemplo:  $f_1(c,b,a) = a + c \cdot b + c \cdot b \cdot a$ .
- **Término canónico:** Producto o suma en el que aparecen todas las variables (o sus complementos) de que depende una función.
- **Función canónica:** formada exclusivamente por términos canónicos.
- **Minterm:** término canónico en forma de producto de variables (ej.:  $c \cdot b \cdot a$ ).
- **Conversión:** Multiplicar cada término no canónico por la suma de las variables que le falten, en su forma normal y complementada.
- **Maxterm:** término canónico en forma de suma de variables (ej.:  $c+b+a$ ).
- Conversión: Sumar a cada término no canónico productos formados por cada variable que falte y su complementada.

Consiste en escribir todas las posibles combinaciones de las "n" variables de entrada y anotar los valores que toma la función de salida para cada una.

Proceso a seguir para obtener un circuito combinacional óptimo:

- Establecer la tabla de verdad, desde el enunciado del problema.
- Obtener la función canónica expresada en minterms o en maxterms, a partir de la tabla de verdad.
- Simplificar la función canónica, bien en forma algebraica (aplicando teoremas y postulados del Álgebra de Boole), bien mediante la aplicación de métodos gráficos sencillos (Karnaugh) o con el método tabular numérico de Quine-McCluskey.
- Realizar la función simplificada, mediante las oportunas puertas lógicas.

### Método algebraico

Es el método básico de simplificación de funciones y consiste en aplicar directamente la propiedad distributiva a los términos de la función, eliminando variables.

Sin embargo, pocas veces viene expresada la función de forma que sea fácilmente aplicable este método.

### Método de Karnaugh

Método tabular gráfico que se basa en los llamados "mapas de Karnaugh", consistentes en una tabla de cuadros, cada uno de los cuales representa un término canónico.

Estos cuadros están distribuidos de tal modo que dos cualesquiera de ellos, contiguos físicamente, corresponden a términos canónicos adyacentes.

Términos canónicos adyacentes: son aquellos para los que sus respectivas configuraciones binarias difieren entre sí en un único bit. Se pueden definir también como aquellos términos a los que se les

Puede aplicar la propiedad distributiva para simplificar una variable.

Los diferentes tipos de circuitos combinacionales son:

**Decodificador:** un decodificador es un sistema combinacional con  $n$  entradas y  $2^n$  salidas. Para cada una de las combinaciones binarias que pueden darse en sus entradas, el sistema pone a 1 una y sola una de sus salidas. En resumen un decodificador es un convertir de sistema binario a cualquier sistema de numeración.

En los decodificadores (y también en otro circuitos) suele haber una entrada EN (Enable), llamada entrada de habilitación. El decodificador solo funciona cuando esta en estado 1 si esta en lógica positiva o en 0 si esta en lógica negativa.

Para encadenar se cuentan las salidas, si se necesitan 8 salidas se necesitaran dos bloques decodificadores.

La síntesis con decodificadores se realiza mediante puertas OR si se seleccionan los minterms, o una XOR si se seleccionan los maxterms.

**Codificadores:** Sistemas lógicos combinacionales que permiten obtener a la salida el código binario correspondiente a la entrada activada, solo puede haber una sola entrada activa y si hay mas de una consideramos la de mayor peso, en este caso se habla de un codificador con prioridad. Estos tienen  $2^n$  entradas y  $n$  salidas. Es decir, el circuito identifica cuál de las entradas está a 1, representando su número en binario en la salida. Una de las posibles aplicaciones del codificador es la construcción de teclados (al pulsar una tecla se puede generar su código binario mediante un codificador).

**Multiplexores (MUX):** Un multiplexor binario de  $2^n$  entradas, es un dispositivo con un conjunto de  $2^n$  entradas, denominadas canales, otro conjunto de  $n$  entradas, denominadas entradas de control, y una salida. Su tarea consiste en hacer que la salida tome el mismo valor que una de las entradas de datos, seleccionada mediante el número binario presente en las entradas de control. Los multiplexores tienen una entrada de permiso la cual hace que el multiplexor funcione cuando este en estado 1 y si vale cero la salida vale 0 independientemente de las entradas normales.

Para sintetizar con MUX. Si se tienen  $n$  entradas se tendrán  $n$  entradas de control y en los canales se forzará 1 o 0 según lo deseado.

**Demultiplexor:** realizan la función inversa de un multiplexor, es decir, se comportan como conmutadores de entrada única y salida múltiple, existiendo un mecanismo de control que selecciona la salida hacia la que se envía la información de entrada.

En general un demultiplexor tiene una única entrada de información,  $2n$  salidas y “ $n$ ” entradas de control en las que se introduce el número binario correspondiente a la salida seleccionada.

### Circuitos aritméticos combinacionales

Los circuitos lógicos binarios que pueden sumar, restar, multiplicar, dividir o realizar cualquier función aritmética binaria son los circuitos aritméticos. La base de estos circuitos el bloque sumador completo.

**Comparador:** El comparador es un circuito capaz de determinar si dos informaciones binarias son iguales, mayor o menor. El bloque funcional fundamental es la puerta lógica XNOR. Los comparadores tienen unas entradas de encadenamiento designadas mediante una E y con un subíndice que indica si el resultado del anterior era mayor, menor o igual. En el encadenamiento de estos primero se comparan los dígitos de menor peso y si son iguales aparecería la información de las entradas E y por eso se fuerza un 1 en E, para que pase a comprobar los siguientes bits de mayor peso.

**Sumador:** Un semisumador es un sumador que no acepta un acarreo/carry anterior al bloque. En cambio en sumador completo si permite el carry de bloque anteriores denominado  $C_{in}$ . Este sumador completo se formaría con dos semisumadores puestos de la forma adecuada.

El mismo dispositivo que se usa para sumar, sirve también para restar números positivos y negativos, siempre que utilicemos el Ca2 (complemento a2) y hagamos la operación  $A-B$  mediante  $A+(-B)=A+C_2B$ . Por tanto:

- Para sumar procederemos normalmente ignorando el signo de los números.
- Para restar, tendremos que calcular  $A+C_2B$ , o lo que es equivalente  $A+C_1B+1$ .

## 2. CIRCUITOS LÓGICOS SECUENCIALES

Un sistema es secuencial cuando sus salidas dependan de las entradas actuales mas todos los valores que se hayan producido hasta el momento. En los secuenciales la salida se calculará a partir de la entrada y de algún mecanismo que permita conservar memoria de los estados anteriores.

El comportamiento de un circuito secuencial se determina mediante las entradas, las salidas y los estados de sus flip-flops o biestables. Tanto las salidas como el estado siguiente son función de las entradas y del estado presente. El análisis de los circuitos secuenciales consiste en obtener una tabla o un diagrama de las secuencias de tiempo de las entradas, salidas y estados internos. También es posible escribir expresiones booleanas que describen el comportamiento de los circuitos secuenciales. Sin embargo, esas expresiones deben incluir la secuencia de tiempo necesaria ya sea en forma directa o indirecta.

Un diagrama lógico se reconoce como el circuito de un circuito secuencial e incluye los flip-flops. Los flip-flops puede ser cualquier tipo y el diagrama lógico puede o no incluir circuitos combinacionales.

### 2.1. SÍNTESIS DE SISTEMAS SECUENCIALES

Para construir sistemas lógicos secuenciales (S.L.S.) de la forma mas mecánica posible se necesita un método de diseño, que ha de partir de alguna descripción formal del comportamiento del sistema a diseñar.

Para hacer esta descripción formal disponemos de diversos modelos. Los mas sencillos, modelo de Moore y modelo de Mealy, describen el comportamiento del sistema por medio de grafos, basados en la noción de estado.

Conservar todos los valores de la entrada desde el inicio es imposible porque esto requeriría una memoria infinita y esto no es posible. Por lo tanto se tiene que resumir la información de la entrada y quedarnos solo con la que nos interesa. Hace falta algo que la condense en una cantidad de información razonable que se pueda guardar: el estado.

El modelo de MOORE impone una limitación y es que la salida **no** puede depender directamente de la entrada, sino solo del estado.

#### Estados

Se representan los estados con círculos que llamados nodos de grafos, dando a cada un nombre que describa un estado del sistema. Los estados se corresponden siempre con una descripción de la situación del entorno, que al mismo tiempo se debe a la secuencia de entradas que la ha causado.

### Salidas

Como en el modelo de Moore, la salida es función directa del estado actual, esta información se puede incluir dentro del nodo correspondiente a cada estado. Junto con el nombre, se pone el valor de la salida correspondiente a aquel estado.

### Transiciones

Las transiciones son los cambios de estado en función del estado actual y de la entrada. Es decir, que se describen con frases del tipo: "si se está al estado X y la entrada vale Ve, se pasa al estado Y" y esto se representará con un arco.

Por el hecho de que los S.L.S siguen de forma mecánica su grafo, el cual tiene un numero de estados finitos, se les llama también máquinas de estados finitos, autómatas finitos o simplemente, autómatas.

### Síntesis

El hecho de que la descripción de un sistema mediante una grafo de Moore sea formal permitirá disponer de un método mecánico para diseñar un circuito que lo implemente.

El método en cuestión dará un esquema genérico de la solución, donde habrá de acabar de diseñar algunas partes y indicará la forma de diseñar estas partes, extrayendo de forma mecánica la información del grafo.

## 2.2. TIPOLOGÍA DE CIRCUITOS SECUENCIALES

**Biestable (flip-flop):** circuito lógico capaz de guardar un bit de información indefinidamente y que se pueda modificar su contenido en función de alguna entrada. Los biestables siempre tendrá dos salidas, una complementada respecto a la otra.

El biestable elemental son dos puertas NOT conectadas entre si. Este circuito es capaz de guardar un bit de información indefinidamente pero no se puede modificar su contenido porque no tiene entradas.

#### Biestables:

- Biestable S-R.
- Biestable S-C.
- Biestable D o "latch".
- Biestable S-C por flanco.

- Biestable J-K.
- Biestables T y D a partir de Biestables J-K.

### Contador

Un contador es un circuito secuencial de aplicación general, cuyas salidas representan en un determinado código el numero de pulsos que se meten a la entrada.

Están constituidos por una serie de biestables conectados entre si de modo que las salidas de estos cambian de estado cuando se aplican impulso a la entrada.

La capacidad de un contador es el numero mas elevado, expresado en cualquiera de los códigos binarios, que puede ser representado en sus salidas.

El modulo, o número de estados totales que puede representar el contador, es igual al numero máximo de impulsos que se puede representar más uno (el cero). Si "n" es el número de flip-flops empleado para hacer el contador, y "M" el módulo del contador, se debe verificar: " $M \leq 2^n$ ".

Cuando el contador llega al valor máximo de su capacidad, comienza a contar de nuevo desde cero al aplicarle el siguiente impulso.

Dependiendo del modo de operación, los contadores pueden ser ascendentes (si su contenido se incrementa con cada impulso), descendentes (si su contenido disminuye), o bien una combinación de ambos (up/down counters).

Por otro lado, los contadores se dividen en síncronos y asíncronos. Los primeros, son aquellos en los que los impulsos de reloj se aplican simultáneamente a todos los biestables, y por tanto, todas las salidas cambian al mismo tiempo.

En los asíncronos, por contra, la señal de reloj se aplica a la entrada del primer biestable, la salida de éste a la entrada de reloj del siguiente, y así sucesivamente el tiempo de propagación de estos dispositivos, es superior al de los síncronos (la señal tiene que pasar por todos los bits menos significativos hasta llegar a un determinado bit).

Otra clasificación es según la naturaleza de los números que cuenta el dispositivo. Existen contadores binarios (el número de estados es múltiplo de 2), decimales (el numero de estados es múltiplo de 10), y de modulo M (un numero M cualquiera de estados).

Además, en todos los casos anteriores, la cuenta no tiene por qué empezar y terminar en 0. Por ejemplo se puede diseñar un contador de módulo 3 que cuente 5-6-7.

El diseño de contadores síncronos, se hace de igual forma que para cualquier circuito secuencial.

### Registro de carga paralela

Los registros de almacenamiento son circuitos que retienen temporalmente datos binarios de varios bits, para restituirlas cuando sea necesario. Estos componentes tienen tantos biestables como número de bits se desean guardar. Aquí los datos entran y salen en paralelo, es decir, todos a la vez. El biestable mas utilizado para crear los registros de almacenamiento son los tipos D. Todos los biestables están sincronizados por un mismo reloj, es decir, todos cambian a la vez.

La señal de carga o LOAD si esta activada se permite almacenar nueva información restituyendo la que había, pero si esta desactivada no permite almacenar nueva información.

Si se ponen puertas delante la señal de reloj los biestables no cambian a la vez y por lo tanto darán errores y por este motivo nunca se ha de poner una puerta lógica delante de la señal de reloj.

El LOAD por lo tanto se puede conseguir añadiendo un multiplexor que escoja entre la entrada y el valor que ya existía.

El registro se ha de inicializar, es decir poner a 0, y por lo tanto solo utilizan la señal de Reset de los biestables.

### Registro de desplazamiento

A veces no se quiere tratar la información paralelamente, es decir, toda a la vez, sino bit a bit, como sucede en el MÓDEM, esto se obtiene con los registros de desplazamiento.

Los registros de desplazamiento son circuitos que desplazan los datos binarios bit a bit para su direccionamiento secuencial, es decir uno tras otro.

Un registro de carga paralela, se puede convertir en uno de desplazamiento, alimentando la entrada de cada biestable por la salida del biestable precedente.

El bit se desplaza un biestable con cada impulso de reloj. En estos registros se ha de poder parar el desplazamiento, y esto se consigue también con un multiplexor. Los registros de desplazamiento normalmente tienen salidas independientes de la ultima salida, la de desplazamiento, para saber que información contiene el registro. La salida de desplazamiento es la salida de menos peso.

### Registro multifunción

En estos registros se puede escoger la función que quiere que se haga mediante un determinada combinación de bits. Normalmente tienen dos señales de control para controlar cuatro operaciones diferentes:

- No hacer nada 11.
- Cargar en paralelo 10.
- Desplazamiento hacia la izquierda 00.
- Desplazamiento hacia la derecha 01.

### Memorias RAM

La RAM es una memoria de acceso aleatorio (Random Acces Memory), es decir una memoria en la cual se puede modificar la información, tanto escribiendo como borrando.

La RAM es un bloque secuencial asíncrono, es decir no hay reloj que indique cuando se cambia la salida. Tiene un tamaño determinado y guarda información que se puede leer y modificar. Es un espacio de almacenamiento de información, la cual se guarda en palabras.

Una RAM estará formada por m palabras y cada palabra por n bits ( $m \times n$ ). Si se quiere escribir algo se escribe la palabra entera.

Para acceder a las palabras se utilizan las direcciones y se necesitan un bus de dirección de  $\lceil \log_2 m \rceil$  cables.

Una memoria de acceso aleatorio quiere decir que se tarda lo mismo en escribir una palabra en cualquier lugar de la memoria.

Las memorias RAM se clasifican en:

- Dinámicas o estáticas en función si se ha de refrescar la memoria periódicamente (dinámica) o no (estáticas). Las memorias dinámicas son mas densas y por lo tanto guardan mas información. Y las estáticas son mas rápidas y con mas fácil acceso.
- Volátiles o no-volátiles en función si se borra la información al desconectar la memoria. La mayoría de las RAM son volátiles pues si se corta la alimentación eléctrica su contenido se pierde.

La RAM posee un terminal ( $\bar{L/E}$ ) de entrada que controla su modo de funcionamiento: en lectura (en estado 0) o en escritura (en estado 1).

El terminal de selección de chip o chipselect (CS) activa o desactiva el dispositivo, de modo que no admita ni proporcione datos a los terminales. Sin embargo el dispositivo no se desactiva totalmente, pues retiene la información que contenga y la entrega tan pronto se ponga el terminal en el estado lógico apropiado.

### Ciclo lectura

La lectura se ha de poner antes que el chipselect a 1.

- 1º. Poner  $\bar{L}/E$  a 0.
- 2º. Poner la dirección correspondiente.
- 3º. Poner el chipselect a 1.

El tiempo de acceso o ciclo de lectura es el tiempo que transcurre desde que se pone la dirección hasta que da el dato. Una vez el chipselect a 0 no podemos asegurar que el valor sea el correcto. Cuando no se sabe que se va a hacer con la RAM la señal de  $\bar{L}/E$  se pondrá siempre a 0.

### Ciclo escritura

- 1º. Poner la dirección valida.
- 2º. Poner  $\bar{L}/E$  a 1.
- 3º. Poner el dato a escribir en la memoria.

En el momento de accionar el chipselect a uno se ha tenido que asegurar de todo lo anterior. El tiempo que pasa desde que CS cambia de 0 a 1 a que cambia de 1 a 0 se denomina ciclo de escritura o tiempo de memoria.

Cuando se quieren guardar pocas palabras de pocos bits se utilizan los bancos de registros, los cuales son sincronos, al revés que las memorias RAM.

## **RESUMEN**

Para ello se tiene en cuenta:

- Las características lógicas del circuito → **Función de conmutación**.
- Las características físicas de los elementos integrantes → **Azares**.

Por esta razón se divide el análisis en dos fases:

- i. **Análisis Lógico:** los elementos integrantes del circuito son considerados como dispositivos ideales, teniendo en cuenta sólo su comportamiento lógico.

ii. **Análisis Físico:** los elementos integrantes del circuito (puertas...) serán considerados como dispositivos **reales**, teniendo en cuenta además de su comportamiento lógico otras peculiaridades derivadas de su implementación física (retardos, cargabilidad de entrada y de salida...).

Un sistema es secuencial cuando sus salidas dependan de las entradas actuales mas todos los valores que se hayan producido hasta el momento. En los secuenciales la salida se calculará a partir de la entrada y de algún mecanismo que permita conservar memoria de los estados anteriores.

El comportamiento de un circuito secuencial se determina mediante las entradas, las salidas y los estados de sus flip-flops o biestables. Tanto las salidas como el estado siguiente son función de las entradas y del estado presente. El análisis de los circuitos secuenciales consiste en obtener una tabla o un diagrama de las secuencias de tiempo de las entradas, salidas y estados internos. También es posible escribir expresiones booleanas que describen el comportamiento de los circuitos secuenciales. Sin embargo, esas expresiones deben incluir la secuencia de tiempo necesaria ya sea en forma directa o indirecta.

Un diagrama lógico se reconoce como el circuito de un circuito secuencial e incluye los flip-flops. Los flip-flops puede ser cualquier tipo y el diagrama lógico puede o no incluir circuitos combinacionales.